

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. <sup>7</sup> G11C 11/15		(11) 공개번호 (43) 공개일자	특 2001-0100819 2001년 11월 14일
(21) 출원번호	10-2001-7003524	(87) 국제공개번호	WO 2000/19441
(22) 출원일자	2001년 03월 19일	(37) 국제공개일자	2000년 04월 06일
변역문제출일자	2001년 03월 19일		
(86) 국제출원번호	PCT/DE1999/03135		
(86) 국제출원출원일자	1999년 09월 29일		
(81) 지정국	국내특허 : 중국 일본 대한민국 미국 EP 유럽특허 : 오스트리아 벨기에 스위스 독일 덴마크 스페인 프랑스 영국 그리스 아일랜드 이탈리아 룩셈부르크 모나코 네덜란드 포르투갈 스웨덴 핀란드 사아프러스		
(30) 우선권주장	19845069.9 1998년 09월 30일 독일(DE)		
(71) 출원인	인피니언 테크놀로지스 아게      추후제출		
	독일 뮌헨 강크트 마틴 슈트라쎄 53 (우:81669)		
(72) 발명자	베버, 베르너		
	독일데-80637뮌헨프란츠-마르크-슈트라쎄6/3		
	테베스, 룬란트		
	독일데-82194그뢰벤첼메거하임슈트라쎄7		
	플라자, 군트헤어		
	독일데-82031그뢰발트라우프초르너슈트라쎄100A		
(74) 대리인	남상선		

상세청구 : 없음

(54) 개선된 간섭 안정도를 갖는 자기저항 메모리

요약

본 발명은 칩 표면을 작게 유지하면서 개선된 간섭 안정도를 갖는 자기저항 메모리에 관한 것이다. 간섭 안정도는 워드선들 2 개의 상보성 비트선 사이에 수직으로 배열하고, 정규 셀의 자기저항 메모리 장치를 비트선과 워드선 사이에 제공하며, 상보성 비트선과 워드선 사이에 상보성 메모리 셀의 관련 자기저항 층을 제공함으로써 개선될 수 있다.

도표도

도 1

명세서

기술분야

본 발명은 자기에 의해 변동 가능한, 메모리 셀의 전기 저항내 메모리 효과를 갖는 자기저항 기록-판독 메모리(MRAM)에 관한 것이다.

배경기술

국제 출원 공개 제 WO 51012호에는 2 개의 강자성 층 사이에 비자성 비도전층이 배치된, 비휘발성 강자성 기록-판독 메모리가 공지되어있다. 상기 메모리에서 한 층은 고정된 방향을 가지고, 다른 층은 조작에 의해 고정된 자기 방향을 가지며, 상기 두 강자성 층의 저항은 각각의 자기 모멘트의 방향 설정에 따라 변동한다.

발명의 상세한 설명

본 발명의 목적은 칩 표면이 가능한 한 작으면서 간섭 안정도가 증가될 수 있는 자기저항 기록-판독 메모리를 제공하는 것이다.

상기 목적은 본 발명에 따라 청구항 제 1항의 특징부에 의해 달성된다. 그 외 청구항들은 본 발명의 바람직한 실시예에 관한 것이다.

하기에는 본 발명의 실시예가 도면을 참고로 더 자세히 설명된다.

#### 도면의 간단한 설명

도 1은 본 발명에 따른 MRAM의 단면도.

도 2는 도 1에 도시된 자기저항 층의 단면도.

#### 실시예

본 발명에 따라 모든 개별 메모리 셀에 대해 국부 기준 메모리 셀이 존재하고, 상기 두 메모리 셀 사이에 공통 워드선이 수직으로 배치됨으로써, 면적이 절약되는 매우 높은 장해 보상이 달성된다.

도 1에는 2 개의 워드선(WL) 및 2 개의 비트선(BL,  $W_1$ )을 갖는 자기저항 메모리의 일부분이 도시되어있다. 상기 비트선(BL)과 워드선(WL) 사이에는 각각 자기저항 층(MRS)이 놓인다. 동일한 방식으로 워드선(WL)과 추가 비트선( $W_2$ ) 사이에도 상기 방식의 자기저항 층이 놓인다. 상기 방식에 따라 전체 셀 크기가 단 4<sup>2</sup>일 수 있고, 이 때 4는 분해 가능한 최소 구조폭을 나타낸다. 비트선(BL)과 워드선(WL) 사이의 층은 정규 메모리 셀(Z)을 형성하고, 워드선(WL)과 추가 비트선( $W_2$ ) 사이의 층은 상보 메모리 셀( $\bar{Z}$ )을 형성한다. 상기 상보 메모리 셀( $\bar{Z}$ )내에는 그 하부에 놓이는 각각의 메모리 셀(Z)에 대한 반대 상태가 저장되거나, 비트선(BL 및  $W_1$ )에 의해 기록된다. 비트선( $W_2$ )은 비트선(BL)에서의 신호에 대한 역신호를 전송하며, 이 때 상기 비트선( $W_2$ )을 흐르는 전류(1)가 비트선(BL)을 흐르는 전류(1)와 반대 방향으로 흐른다. 자기저항 층의 저항은 저장된 상태에 따라 크기에 있어서 약 10% 정도만 차이가 나기 때문에, 간섭 변수의 영향이 고려되어야 한다. 비트선 BL 및  $W_2$ 에서의 신호들이 서로 반대이기 때문에, 편차 형성으로 인해 사용 신호의 증폭 및 두 상보성 셀에 동일하게 작용하는 간섭 변수의 감쇠 및 그에 따른 간섭 안정도의 증가가 달성될 수 있다.

도 2에는 도 1의 셀(Z 및  $\bar{Z}$ )의 자기저항 메모리 시스템(MRS)이 더 상세히 도시되어있다. 상기 층(MRS)은 터널 산화막(TOX)에 의해 서로 분리되는 연자성층(WM) 및 강자성층(HM)으로 구성된다. 상기 강자성층은 통상 철, 니켈 및 코발트로 이루어진 하나 이상의 물질을 함유하는 재료로 구성되며, 층(HM)의 재료는 층(WM)의 재료보다 더 높은 보자제 강도를 갖는다. 터널 산화막(TOX)은 예컨대  $Al_2O_3$ 로 구성된다. 상기 터널 산화막(TOX) 대신 예컨대 질화규소와 같은 다른 얇은 절연층 또는 그와 유사한 것이 사용될 수도 있다.

자기저항 층은 예컨대 선택된 비트선(BL) 및 선택된 워드선(WL)내에서의 충분한 전류에 의해 셀(Z)의 연자성 층(WM)의 자화방향을 지속적으로 변동시킴으로써 논리적 상태(0 또는 1)를 저장한다. 그런 다음 셀을 통해 관련 워드선으로부터 관련 비트선으로 전류가 흐름으로써 셀(Z)의 판독이 이루어지고, 이 때 전류의 세기는 연자성 층(WM)의 자화 방향에 의해 좌우된다. 예컨대 층(WM) 및(HM)의 자화 방향이 평행한 경우, 또는 역평행한 경우, 상기 두 경우에서는 터널이 형성될 수 있는 확률이 서로 다르기 때문에, 전류의 세기도 서로 다르다.

#### (57) 청구의 범위

청구항 1. 자기저항 메모리에 있어서,

제 1 비트선(BL)용 층, 제 1 메모리 셀(Z)의 자기저항 층(MRS), 워드선(WL)용 층, 추가 메모리 셀( $\bar{Z}$ )의 자기저항 층 및 추가 비트선( $W_2$ )용 층이 차례로 수직 배치되는 것을 특징으로 하는 자기저항 메모리.

청구항 2. 제 1항에 있어서,

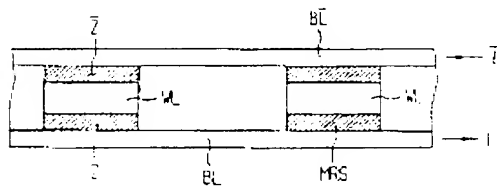
전술한 상태에 있는 상기 추가 메모리 셀이 항상 그 하부에 놓인 셀(Z)의 역 상태를 포함하고, 상기 비트선(BL)내 전류(1)가 그 상부에 놓인 추가 비트선( $W_2$ )내 전류(2)와 반대 방향을 나타내는 것을 특징으로 하는 자기저항 메모리.

청구항 3. 제 1항 또는 2항에 있어서,

상기 자기저항 층(MRS)이 얇은 터널 산화막(TOX)에 의해 서로 분리되는 연자성 층(WM) 및 강자성 층(HM)을 포함하는 것을 특징으로 하는 자기저항 메모리.

#### 도면

도 21



도 22

